

論文審査の結果の要旨

学位申請者 折川 幸司

本論文は、「電圧および電流ストレス分担に配慮した DC-DC コンバータの高効率化に関する研究」と題し、6章より構成されている。第1章では、本論文の背景となる技術的な歴史及び目的を述べ、本論文の意義を明確にした。

第2章では、DC-DC コンバータの構成要素（スイッチ、受動素子、回路）に印加される電圧および電流の低減による高効率化手法に着目した。本手法は、損失の原因となる電圧および電流をストレスと定義し、ストレス分担に配慮して電力変換器を高効率化する。最後に、本論文の位置づけを明確にした。

第3章では、電圧の大きさと電流の変化幅のストレス分担に着目し、出力電圧の制御による高効率化手法を燃料電池用 DC-DC コンバータで実証した。具体的には、スイッチング損失と鉄損を低減可能な直並列補償方式を提案し、有効性を確認した。2つの提案回路について実機検証を行い、ストレス分担による高効率化の妥当性を確認した。

第4章では、電流のストレス分担に着目し、回路方式による高効率化手法を焼結用絶縁形低電圧大電流電源で実証した。整流回路の高効率化のために、ダイオードの代わりに MOSFET による同期整流の並列接続を導入し、出力電流の電流ストレスを各 MOSFET に分担させた。また、ここでは、高周波トランスおよび同一回路を並列接続することで出力電流のストレスを各素子および回路に分担させ、導通損失および銅損を低減する。それと同時に各回路のスイッチの di/dt を低減できるため、スナバ回路1つ当たりの容量を低減できる。実験検証により電流ストレス分担による高効率化の有用性を確認した。

第5章では、急峻な電流の di/dt ストレスを分担に着目し、前記の分担手法でも残存するサージ電圧に対する低損失スナバ回路の設計法を明らかにした。ここでは絶縁形フルブリッジ DC-DC コンバータの整流ダイオードを基に提案手法を検証した。具体的には、ダイオードにスナバ回路を並列接続することでダイオードの急峻な電流の di/dt ストレスを分担し、サージ電圧を抑制する。ダイオードの簡易等価回路を用いた回路解析と実機実験により、適切にダイオード電流の di/dt ストレスとサージ電圧ストレスを分担することで、簡単な構成で低損失スナバ回路を実現できることを確認した。

第6章では、本論文の有用性と各高効率化手法における総括を述べ、それぞれの今後の課題についてまとめた。

以上のように、本論文は、DC-DC コンバータの高周波化、大電流化に起因する損失を低減するために、電圧および電流ストレス分担に配慮した新たな DC-DC コンバータの高効率化手法を提案した。そして、実験によりその有用性を明らかにした。本論文で提案する電圧および電流ストレスを分担する手法は、DC-DC コンバータの更なる高効率化に貢献するものである。

よって、本論文は工学上及び工業上貢献するところが大きく、博士（工学）の学位論文として十分な価値を有するものと認める。

審査委員主査 伊 東 淳 一 印